

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-041200
 (43)Date of publication of application : 12.02.1999

(51)Int. Cl. H04J 13/00
 H04N 7/025
 H04N 7/03
 H04N 7/035
 H04N 7/08
 H04N 7/081
 H04N 7/24

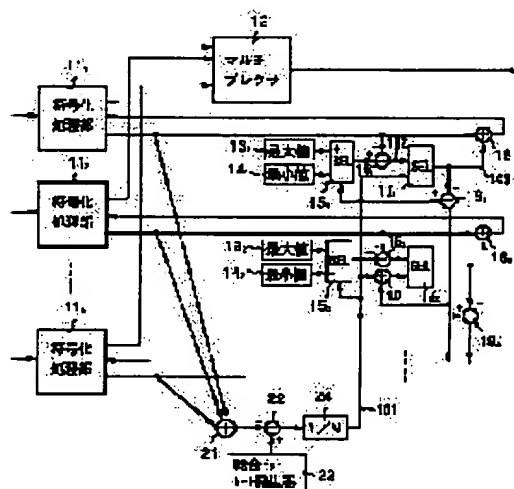
(21)Application number : 09-190043 (71)Applicant : NEC CORP
 (22)Date of filing : 15.07.1997 (72)Inventor : IIJIMA TAKAYUKI

(54) CODE MULTIPLEXER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a code multiplexer capable of specifying image quality by differentiating the image quality by every channel.

SOLUTION: A tentative correction value per channel is calculated by dividing difference between a sum of primary bit rate information outputted from respective encoding processing parts 111 to 11N and a preliminarily specified total bit rate by a divider 24. A difference signal between a value obtained by selecting one of the maximum value and the minimum value of the bit rate set in the respective encoding processing parts and the primary bit rate information outputted from the respective encoding processing parts 111 to 11N is calculated based on the tentative correction value by subtractors 161 to 16N. A value obtained by adding a value for carry over of correction which is a difference signal between a correction signal of the previous stage to the tentative correction value and a value with the smaller absolute value among the difference signals are selected as the correction signal by selectors 171 to 17N and bit rate of the respective encoding processing parts 111 to 11N is instructed based on the correction signal and the primary bit rate information.



LEGAL STATUS

[Date of request for examination] 15.07.1997
 [Date of sending the examiner's decision of rejection]
 [Kind of final disposal of application]

This Page Blank (uspto)

other than the examiner's decision of
rejection or application converted
registration]

[Date of final disposal for
application]

[Patent number]

2858572

[Date of registration]

04.12.1998

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998, 2000 Japan Patent Office

This Page Blank (uspto)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-41200

(43) 公開日 平成11年(1999) 2月12日

(51) Int.Cl.⁶
H 0 4 J 13/00
H 0 4 N 7/025
7/03
7/035
7/08

識別記号

F I

H 0 4 J 13/00

A

H 0 4 N 7/08

7/13

Z

審査請求 有 請求項の数 4 O L (全 6 頁) 最終頁に続く

(21) 出願番号 特願平9-190043

(22) 出願日 平成9年(1997) 7月15日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 飯島 孝行

東京都港区芝五丁目7番1号 日本電気株式会社内

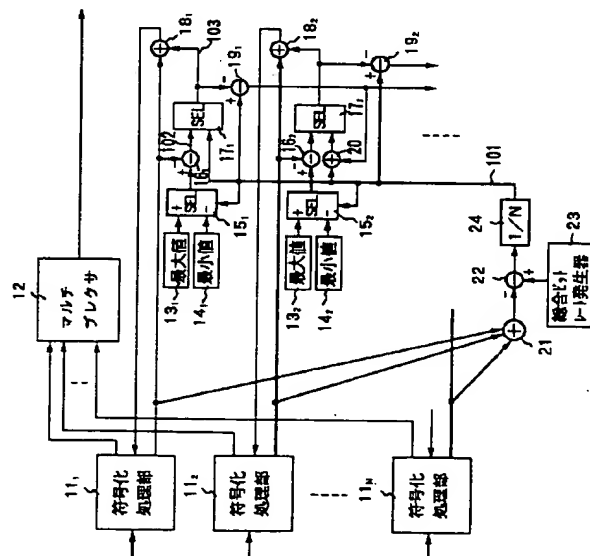
(74) 代理人 弁理士 松浦 兼行

(54) 【発明の名称】 符号多重化装置

(57) 【要約】

【課題】 従来の符号多重化装置では、各チャンネルの符号化処理部各々に意図的に画質の差を付けつつ多重化したビットレートを一定に保つことができない。

【解決手段】 符号化処理部 $11_1 \sim 11_N$ からそれぞれ出力された一次的ビットレート情報の総和と、予め指定された総合ビットレートとの差を除算器 24 で除算することにより、1チャンネル当りの暫定補正值を算出する。この暫定補正值を基に、各符号化処理部に設定されたビットレートの最大値と最小値の一方を選択した値と、各符号化処理部から出力された一次的ビットレート情報との差信号を減算器 $16_1 \sim 16_{N-1}$ により求める。暫定補正值に前段の補正信号と暫定補正值との差信号である補正持ち越し分を加算した値と差信号のうち絶対値の小さな値をセレクト $17_1 \sim 17_{N-1}$ で補正信号として選択し、この補正信号と一次ビットレート情報とに基づいて、各符号化処理部のビットレートを指示する。



【特許請求の範囲】

【請求項1】 一次的に指定されたビットレートを出力した後、外部信号により最終的なビットレートが指示されて符号化データを出力するN個（ただし、Nは複数）の符号化処理部と、

N個の前記符号化処理部からそれぞれ出力された前記一次的に指定されたビットレート情報の総和と、予め指定された総合ビットレートとの差の1チャンネル当りの暫定補正値を算出する算出手段と、

第1番目から第N-1番目のN-1個の前記符号化処理部にそれぞれ個別に設定されたビットレートの最大値と最小値の一方を前記暫定補正値の極性に依拠して選択した値と、前記N-1個の符号化処理部からそれぞれ出力された前記一次的に指定されたビットレート情報との差信号をN-1個の各符号化処理部毎に生成する差信号生成手段と、

前記差信号を第1の信号として入力され、少なくとも前記暫定補正値を含む値を第2の信号として入力され、これら2信号のうち絶対値の小さな方を選択して補正信号として出力する、前記N-1個の符号化処理部にそれぞれ対応して設けられた補正信号生成手段と、

前記補正信号と前記暫定補正値との差信号を補正持ち越し分として出力する、前記N-1個の符号化処理部にそれぞれ対応して設けられた補正持ち越し分出力手段と、
i番目（ただし、 $i=1, 2, \dots, N-1$ ）の符号化処理部の前記補正持ち越し分を前記暫定補正値に加算してi+1番目以降の符号化処理部に対応して設けられた前記補正信号生成手段の前記第2の信号とする加算手段と、

前記N-1個の符号化処理部にそれぞれ対応して設けられた補正信号生成手段からの各補正信号と第1番目から第N-1番目のN-1個の前記符号化処理部からそれぞれ出力された前記一次的に指定されたビットレート情報とを別々に加算した値を該N-1個の前記符号化処理部のビットレートとして互いに独立して指示し、かつ、前記暫定補正値と前記補正信号生成手段からの補正信号の総和とN番目の符号化処理部から出力された前記一次的に指定されたビットレート情報とを加算した値を該N番目の符号化処理部のビットレートとして指示する指示手段とを有することを特徴とする符号多重化装置。

【請求項2】 前記差信号生成手段は、前記N-1個の符号化処理部にそれぞれ個別に設定されたビットレートの最大値と最小値を発生する発生手段と、前記N-1個の符号化処理部にそれぞれ個別に設定されたビットレートの最大値と最小値の一方を前記暫定補正値の極性に依拠して選択する、前記N-1個の符号化処理部にそれぞれ対応して設けられた選択手段と、前記N-1個の符号化処理部からそれぞれ出力された前記一次的に指定されたビットレート情報と対応する前記選択手段から出力された値との差信号を出力する、前記N-1個の符号化処理

部にそれぞれ対応して設けられた減算手段とからなることを特徴とする請求項1記載の符号多重化装置。

【請求項3】 前記差信号生成手段は、前記暫定補正値が前記予め指定された総合ビットレートから前記一次的に指定されたビットレート情報の総和を差し引いて得られた値で、かつ、正の値のときには前記最大値を選択し、負の値のときには前記最小値を選択し、この選択した最大値又は最小値から前記N-1個の符号化処理部のうち対応する符号化処理部から出力された前記一次的に指定されたビットレート情報を差し引いた値を前記差信号として出力することを特徴とする請求項1又は2記載の符号多重化装置。

【請求項4】 前記補正信号生成手段は、前記第1の信号と第2の信号の極性が異なるときには、該第1の信号を選択して補正信号として出力することを特徴とする請求項1記載の符号多重化装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は符号多重化装置に係り、特に画像信号を圧縮符号化し、MCPC方式多重化伝送するシステムに使用する、発生情報量に従い圧縮率が制御される複数の符号化処理部を備えた符号多重化装置に関する。

【0002】

【従来の技術】複数の情報を圧縮符号化して複数の搬送波を用いて伝送するMCPC (MultiChannel Per Carrier) 方式多重化伝送システムで使用する従来の符号多重化装置は、複数の符号化処理部を有しており、複数の符号化処理部のそれぞれに固定的に割り当てたビットレートに従って、発生情報量を一定に保つために各々のエンコード内部で圧縮率の制御を行って、発生情報量の均一化を行っている。

【0003】また、他の例の従来の符号多重化装置として、特開平7-327229号公報に記載されているように、入力されたデータを可変レートで符号化する複数の符号化処理部と、符号化処理部のそれぞれから見積り符号量が供給されるビット割当部と、符号化処理部のそれぞれから出力される符号量に基づいて全体のビット割当量を上記のビット割当部に供給する最大通信路容量制御部とからなり、ビット割当部により見積り符号量及びビット割当量に基づいて符号化処理部のそれぞれを制御することで、主観画質を均一に保つようにしたものも知られている。

【0004】

【発明が解決しようとする課題】しかるに、上記の従来の符号多重化装置では、各チャンネルの符号化処理部各々に意図的に画質の差を付けつつ多重化したビットレートを一定に保つことができないという問題がある。これは、上記の従来の符号多重化装置のうち前者のものである、ビットレートが固定的に割り当てられているため、

多重化した総合ビットレートを一定に保つことはできるが、入力される画像が複雑なときには劣化が大きくなり、画像が安易（簡単）なときには劣化が少ないため、その時々各チャンネルに入力された画像によって画質の差が異なってしまうからである。また、上記の従来の符号多重化装置のうち後者のものでは、全チャンネルを等価に扱い、画質が均一になるように働くからである。

【0005】本発明は以上の点に鑑みなされたもので、画質をチャンネル毎に差をつけて指定することができる符号多重化装置を提供することを目的とする。

【0006】また、本発明の他の目的は、多重化後の総合ビットレートを一定に保つことができる符号多重化装置を提供することにある。

【0007】

【課題を解決するための手段】本発明は上記の目的を達成するため、一次的に指定されたビットレートを出力した後、外部信号により最終的なビットレートが指示されて符号化データを出力する N 個（ただし、 N は複数）の符号化処理部と、 N 個の符号化処理部からそれぞれ出力された一次的に指定されたビットレート情報の総和と、予め指定された総合ビットレートとの差の1チャンネル当りの暫定補正値を算出する算出手段と、第1番目から第 $N-1$ 番目の $N-1$ 個の符号化処理部にそれぞれ個別に設定されたビットレートの最大値と最小値の一方を暫定補正値の極性に依拠して選択した値と、 $N-1$ 個の符号化処理部からそれぞれ出力された一次的に指定されたビットレート情報との差信号を $N-1$ 個の各符号化処理部毎に生成する差信号生成手段と、差信号を第1の信号として入力され、少なくとも暫定補正値を含む値を第2の信号として入力され、これら2信号のうち絶対値の小さな方を選択して補正信号として出力する、 $N-1$ 個の符号化処理部にそれぞれ対応して設けられた補正信号生成手段と、補正信号と暫定補正値との差信号を補正持ち越し分として出力する、 $N-1$ 個の符号化処理部にそれぞれ対応して設けられた補正持ち越し分出力手段と、 i 番目（ただし、 $i=1, 2, \dots, N-1$ ）の符号化処理部の補正持ち越し分を暫定補正値に加算して $i+1$ 番目以降の符号化処理部に対応して設けられた補正信号生成手段の第2の信号とする加算手段と、 $N-1$ 個の符号化処理部にそれぞれ対応して設けられた補正信号生成手段からの各補正信号と第1番目から第 $N-1$ 番目の $N-1$ 個の符号化処理部からそれぞれ出力された一次的に指定されたビットレート情報とを別々に加算した値を $N-1$ 個の符号化処理部のビットレートとして互いに独立して指示し、かつ、暫定補正値と補正信号生成手段からの補正信号の総和と N 番目の符号化処理部から出力された一次的に指定されたビットレート情報とを加算した値を N 番目の符号化処理部のビットレートとして指示する指示手段とを有する構成としたものである。

【0008】この発明では、 N 個の符号化処理部からそ

れぞれ出力された一次的に指定されたビットレート情報の総和と、予め指定された総合ビットレートとの差を N で除算することにより1チャンネル当りの暫定補正値を算出し、この暫定補正値を基に $N-1$ 個の符号化処理部にそれぞれ個別に設定されたビットレートの最大値と最小値の一方を選択した値と、 $N-1$ 個の符号化処理部からそれぞれ出力された一次的に指定されたビットレート情報との差信号を求める。次に、暫定補正値に前段の補正信号と暫定補正値との差信号である補正持ち越し分を加算した値と上記の差信号のうち絶対値の小さな値を補正信号として求め、この補正信号と $N-1$ 個の各符号化処理部からそれぞれ出力された一次的に指定されたビットレート情報とを加算した値をその符号化処理部のビットレートとしてそれぞれ指示し、また、暫定補正値と全補正信号との加算値に、 N 番目の符号化処理部から出力された一次的に指定されたビットレート情報を加算した値を N 番目の符号化処理部のビットレートとして指示するようにしたため、 N チャンネル（ N 個の符号化処理部）のビットレート補正を総合ビットレートに合わせ込むようにできる。

【0009】

【発明の実施の形態】次に、本発明の実施の形態について図面と共に説明する。図1は本発明になる符号多重化装置の一実施の形態のブロック図を示す。同図において、符号多重化装置は、並列に設けられてそれぞれ画像データ等の入力信号を外部から指示されたビットレートで互いに独立して圧縮符号化して符号化データを出力すると共に、一次指定ビットレート値も出力する N 個の符号化処理部 $11_1 \sim 11_N$ と、符号化処理部 $11_1 \sim 11_N$ の出力符号化データを多重するマルチプレクサ 12 と、ビットレートの最大値を発生する最大値発生器 $13_1 \sim 13_{N-1}$ と、ビットレートの最小値を発生する最小値発生器 $14_1 \sim 14_{N-1}$ と、各チャンネル毎にビットレートの最大値あるいは最小値を選択するセレクト $15_1 \sim 15_{N-1}$ と、一次指定ビットレートとセレクト $15_1 \sim 15_{N-1}$ の出力信号との差を得る減算器 $16_1 \sim 16_{N-1}$ と、セレクト $17_1 \sim 17_{N-1}$ と、加算器 $18_1 \sim 18_{N-1}$ と、減算器 $19_1 \sim 19_{N-1}$ 及び 22 と、加算器 20 及び 21 と、総合ビットレート発生器 23 と、除算器 24 とからなる N チャンネルの構成とされている。なお、図示の便宜上、一部は図示を省略している。

【0010】加算器 21 は符号化処理部 $11_1 \sim 11_N$ からの全出力信号をそれぞれ加算して、 N チャンネルすべてのビットレートの総和を得る。減算器 22 は、加算器 21 の加算結果と総合ビットレート発生器 23 からの総合ビットレートとの差を得る。除算器 24 は減算器 22 の出力値をチャンネル数 N で除算する。セレクト $17_1 \sim 17_{N-1}$ は、減算器 $16_1 \sim 16_{N-1}$ の出力信号が一方の入力端子に入力され、除算器 24 又は加算器 20 の出力信号が他方の入力端子に入力され、それら2入力信号の

うちの絶対値の小さい方を選択するが、2入力信号の極性が異なるときには減算器16₁～16_{N-1}の出力信号の方を選択する。加算器18₁～18_{N-1}は、セレクト17₁～17_{N-1}の選択結果と一次指定ビットレートとを加算する。減算器19₁～19_{N-1}は、除算器24の出力信号からセレクト17₁～17_{N-1}の出力信号を減算する。

【0011】次に、この実施の形態の動作について説明する。各チャンネルの符号処理部11₁～11_Nの各々から出力された一次指定ビットレート値は、加算器21において総和がとられ、減算器22において総合ビットレート発生器23からの総合ビットレートとの差分がとられる。減算器22の差分値は、除算器24においてチャンネル数Nで除算されることにより、1チャンネル当りのビットレートの補正信号101とされる。

【0012】このビットレートの補正信号101は、セレクト15₁～15_{N-1}にセレクト信号として共通入力され、その値が正のときには最大値発生器13₁～13_{N-1}からのビットレートの最大値を選択させ、その値が負のときには最小値発生器14₁～14_{N-1}からのビットレートの最小値を選択させる。セレクト15₁～15_{N-1}により選択された最大値又は最小値は、減算器16₁～16_{N-1}において符号処理部11₁～11_Nの各々から出力された一次指定ビットレート値をチャンネル別に差し引かれてビットレートの差分値102とされる。

【0013】セレクト17₁は、第1チャンネルのビットレートの差分値102と、ビットレート補正信号101のうち絶対値の小さい方を選択する。このセレクト17₁の出力信号103は、減算器19₁でビットレート補正信号101と減算されて、その値を加算器20においてビットレート補正信号101と加算されて次のチャンネルのセレクト17₂に入力される。3チャンネル～Nチャンネルについても同様である。

【0014】そして、セレクト17₁～17_{N-1}の出力信号は、符号処理部11₁～11_{N-1}の各々から出力された一次指定ビットレート値と加算器18₁～18_{N-1}においてチャンネル別に加算された後、対応するチャンネルの符号処理部11₁～11_{N-1}に補正ビットレートとして入力される。なお、図示しないセレクト17_Nの出力信号は、符号処理部11_Nから出力された一次指定ビットレート値と減算器19₁～19_{N-1}の出力信号と除算器24の出力信号101と加算された後、符号処理部11_Nに補正ビットレートとして入力される。このようにして、各チャンネルの最大値、最小値による補正のずれを吸収することができ、総合ビットレートを一定に保つことができる。

【0015】

【実施例】次に、本発明の実施例について図2と共に説明する。図2は本発明になる符号多重化装置の一実施例のブロック図を示す。同図中、図1と同一構成部分には同一符号を付してある。この実施例は、4チャンネル

(N=4)の符号多重化装置の実施例である。符号化処理部11₁～11₄から出力される一次指定ビットレートは、第1チャンネル(CH. 1)が5Mbps、第2チャンネル(CH. 2)が6Mbps、第3チャンネル(CH. 3)が7Mbps、第4チャンネル(CH. 4)が6Mbpsである。一方、総合ビットレートとして28Mbpsが指定されているものとする。

【0016】符号化処理部11₁～11₄から出力された一次指定ビットレート値は加算器21で加算されて一次指定ビットレートの総和として24Mbpsが得られた後、減算器22に供給されて総合ビットレート発生器23からの28Mbpsと減算されて、+4Mbpsの値の差分値が得られる。この差分値は、除算器28でチャンネル数4で除算されることにより、1チャンネル当りのビットレートの補正信号(暫定補正值)201として+1Mbpsが得られる。

【0017】CH. 1の最大値発生器13₁は最大値として7Mbpsを出力し、最小値発生器14₁は最小値として3Mbpsを出力するように設定されており、一方、1チャンネル当りのビットレートの補正信号(暫定補正值)201が正の値であるので、セレクト15₁は最大値の7Mbpsを選択する。セレクト15₁により選択された値は、減算器16₁において符号化処理部11₁から出力されたCH. 1の一次ビットレート値5Mbpsを差し引かれることにより、+2Mbpsの値の差分値とされる。

【0018】セレクト17₁は、この差分値+2Mbpsと除算器28からの+1Mbpsの補正信号とが入力され、これらのうち絶対値の小さい方の+1Mbpsを出力する。このセレクト17₁の出力値が実際のCH. 1の補正值202となり、加算器18₁で一次指定ビットレート5Mbpsに加算されて6Mbpsという値を、CH. 1の符号化処理部11₁が出力するビットレートとして指示する。

【0019】また、減算器19₁において、暫定補正值201から上記の補正值202が差し引かれることにより、補正持ち越し分が得られてCH. 2以降の補正に使用される。ここでは、上記の暫定補正值201及び補正值202がいずれも+1Mbpsであるので、補正持ち越し分は0Mbpsである。この補正持ち越し分は加算器20、27、29に入力される。

【0020】また、CH. 2の最大値発生器13₂は最大値として5Mbpsを出力し、最小値発生器14₂は最小値として3Mbpsを出力するように設定されており、一方、暫定補正值201が正の値であるので、セレクト15₂は最大値の5Mbpsを選択する。セレクト15₂により選択された値は、減算器16₂において符号化処理部11₂から出力されたCH. 2の一次ビットレート値6Mbpsを差し引かれることにより、-1Mbpsの値の差分値とされる。

【0021】加算器20は減算器19₁よりの補正持ち越し分の0Mbpsと除算器28よりの+1Mbpsの暫定補正值201とを加算して1Mbpsの補正信号を出力する。セクタ17₂は、減算器16₂からの差分値-1Mbpsと加算器20からの+1Mbpsの補正信号とが入力され、これら2つの入力信号の極性が異なるので、減算器16₂からの-1Mbpsを選択し、これをCH. 2の補正信号203として出力する。このCH. 2の補正信号203は、加算器18₂で符号化処理部11₂からのCH. 2の一次指定ビットレート6MHzに加算されて5MHzという値を、CH. 2の符号化処理部11₂が出力するビットレートとして指示する。

【0022】また、減算器19₂において、暫定補正值201から上記のCH. 2の補正值203が差し引かれることにより、補正持ち越し分が得られてCH. 3以降の補正に使用される。ここでは、上記の暫定補正值201が+1Mbps、CH. 2の補正值203が-1MHzであるので、補正持ち越し分は2Mbpsである。この補正持ち越し分は加算器27及び29に入力される。

【0023】更に、CH. 3の最大値発生器13₃は最大値として7Mbpsを出力し、最小値発生器14₃は最小値として5Mbpsを出力するように設定されており、一方、暫定補正值201が正の値であるので、セクタ15₃は最大値の7Mbpsを選択する。セクタ15₃により選択された値は、減算器16₃において符号化処理部11₃から出力されたCH. 3の一次ビットレート値7Mbpsを差し引かれることにより、0Mbpsの値の差分値とされる。

【0024】加算器27は減算器19₁よりの補正持ち越し分の0Mbpsと、減算器19₂よりの補正持ち越し分の+2Mbpsと、除算器28よりの+1Mbpsの暫定補正值201とをそれぞれ加算して+3Mbpsの補正信号を出力する。セクタ17₃は、減算器16₃からの差分値0Mbpsと加算器27からの+3Mbpsの補正信号とが入力され、これら2つの入力信号のうち値の小さな方の差分値0Mbpsを選択し、これをCH. 3の補正信号204として出力する。このCH. 3の補正信号203は0Mbpsであるので、加算器18₃で符号化処理部11₃からのCH. 3の一次指定ビット

レート7MHzと加算した値も7MHzであり、この値を符号化処理部11₃が出力するビットレートとして指示する。

【0025】最終段のCH. 4では、暫定補正值201とCH. 1からCH. 3までの持ち越し分のすべての値が加算器29において加算されて4Mbpsが得られ、この補正信号が符号化処理部11₄から出力されたCH. 4の一次ビットレート値6Mbpsと加算器18₄と加算されて10Mbpsが得られる。この10MbpsはCH. 4の符号化処理部11₄にビットレートとして指示される。以上の4チャンネルCH. 1～CH. 4の、加算器18₁～18₄から出力される補正されたビットレートの合計値は28Mbpsとなり、総合ビットレート発生器23で指定された総合ビットレート28Mbpsに一致する。

【0026】

【発明の効果】以上説明したように、本発明によれば、各チャンネルの符号化処理部からの一次指定ビットレートの総和と指定された総合ビットレートの差から1チャンネル当りの補正信号（暫定補正值）を求め、この暫定補正值に基づいて各チャンネルのビットレートを補正することで総合ビットレートを合わせ込むようにしたため、複数の符号化処理部により複数の画像を圧縮するにあたって、画像毎に重み付けをして、圧縮率に差を付けつつ、総合ビットレートを一定に保つことができる。

【図面の簡単な説明】

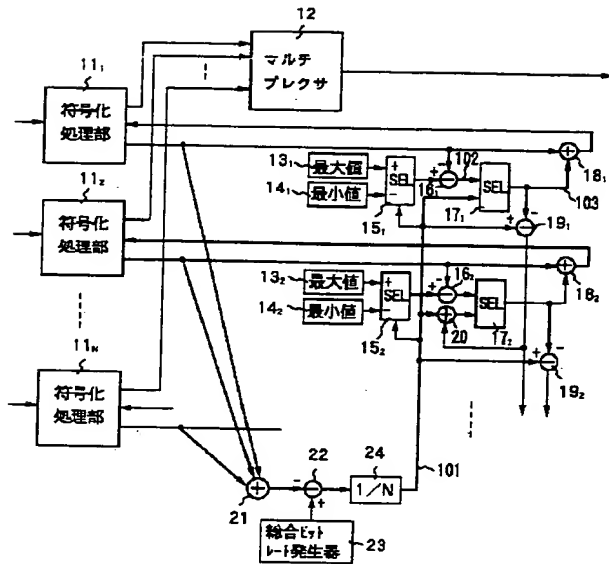
【図1】本発明の一実施の形態のブロック図である。

【図2】本発明の一実施例のブロック図である。

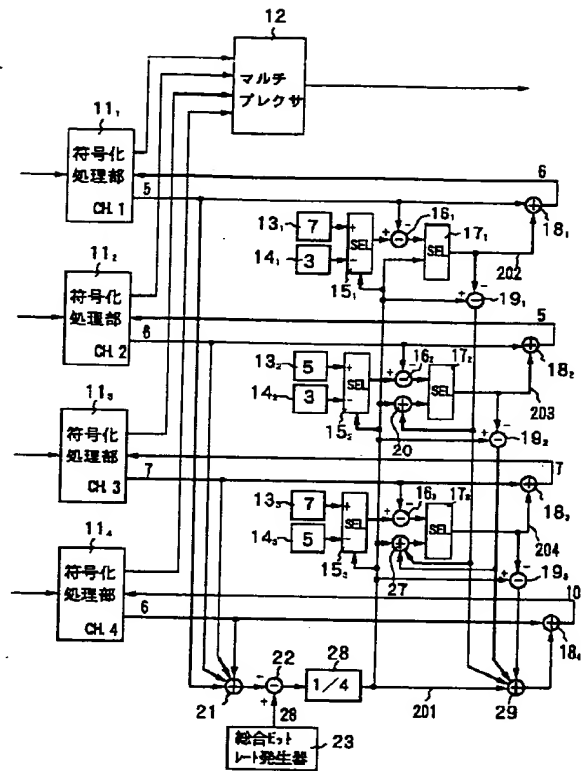
【符号の説明】

11₁～11_N 符号化処理部
12 マルチプレクサ
13₁～13_{N-1} 最大値発生器
14₁～14_{N-1} 最小値発生器
15₁～15_{N-1}、17₁～17_{N-1} セクタ
16₁～16_{N-1}、19₁～19_{N-1}、22 減算器
18₁～18_N、20、21、27、29 加算器
23 総合ビットレート発生器
24、28 除算器

【図1】



【図2】



フロントページの続き

(51)Int.Cl.⁶

H04N 7/081

7/24

識別記号

F I